Si24R2

超低功耗高性能 2.4GHz GFSK 无线发射器芯片

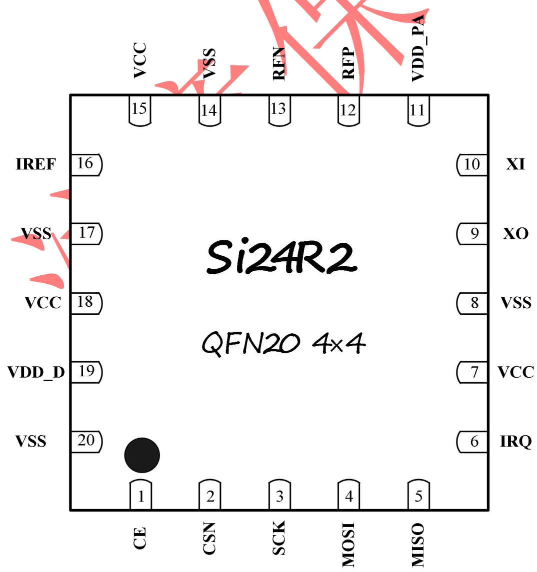
主要特性

- 工作在 2.4GHz ISM 频段
- 调制方式：GFSK/FSK
- 数据速率：2Mbps/1Mbps/250Kbps
- 超低关断电流：300nA
- 超低待机电流：15uA
- 快速启动时间： ≤ 130uS
- 内部集成高 PSRR LDO
- 宽电源电压范围：1.9-3.6V
- 宽数字 I/O 电压范围:1.9-5.25V
- 低成本晶振：16MHz±60ppm
- 最高发射功率：7dBm
- 发射电流(2Mbps)： 13.5mA（0dBm)
- 最高 10MHz 四线 SPI 接口
- 发射数据硬件中断输出
- 极少外围器件，降低系统应用成本
- QFN20 封装或 COB 封装
- 完全兼容 Si24R1 发射功能

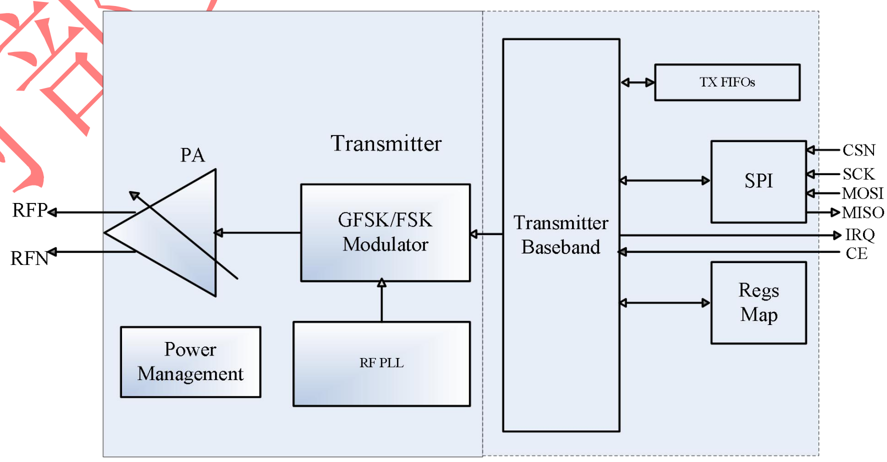
应用范围

- 无线遥控、体感设备
- 有源 RFID、NFC
- 智能电网、智能家居
- 无线音频
- 无线数据传输模块
- 低功耗自组网无线传感网节点

封装图



结构框图



术语缩写

术语	描述	中文描述
ARQ	Auto Repeat-reQuest	自动重传请求
ART	Auto ReTransmission	自动重发
ARD	Auto Retransmission Delay	自动重传延迟
BER	Bit Error Rate	误码率
CE	Chip Enable	芯片使能
CRC	Cyclic Redundancy Check	循环冗余校验
CSN	Chip Select	片选
DPL	Dynamic Payload Length	动态载波长度
GFSK	Gaussian Frequency Shift Keying	高斯频移键控
IRQ	Interrupt Request	中断请求
ISM	Industrial-Scientific-Medical	工业-科学-医学
LSB	Least Significant Bit	最低有效位
Mbps	Megabit per second	兆位每秒
MCU	Micro Controller Unit	微控制器
MHz	Mega Hertz	兆赫兹
MISO	Master In Slave Out	主机输入从机输出
MOSI	Master Out Slave In	主机输出从机输入
MSB	Most Significant Bit	最高有效位
PA	Power Amplifier	功率放大器
PID	Packet Identity	数据包识别位
PLD	Payload	载波
RX	RX	接收端
TX	TX	发射端
PWR_DWN	Power Down	掉电
PWR_UP	Power UP	上电
RF_CH	Radio Frequency Channel	射频通道
RSSI	Received Signal Strength Indicator	信号强度指示器
RX	Receiver	接收机
RX_DR	Receive Data Ready	接收数据准备就绪
SCK	SPI Clock	SPI 时钟
SPI	Serial Peripheral Interface	串行外设接口
TX	Transmitter	发射机
TX_DS	Transmit Data Sent	已发数据
XTAL	Crystal	晶体振荡器

目 录

1 简介

Si24R2 是一颗工作在 2.4GHz ISM 频段，专为低功耗无线场合设计，集成嵌入式发射基带的无线发射芯片。工作频率范围为 2400~2525MHz，共有 126 个 1MHz 带宽的信道。内部集成高 PSRR 的 LDO 电源，保证 1.9-3.6V 宽电源范围内稳定工作。

Si24R2 采用 GFSK/FSK 数字调制与解调技术。数据传输速率与 PA 输出功率都可以调节，支持 2Mbps、1Mbps 和 250Kbps 三种数据速率。高的数据速率可以在更短的时间完成同样的数据收发，因此可以具有更低的功耗。

Si24R2 针对低功耗应用场合进行了特别优化，在关断模式下，所有寄存器值与 FIFO 值保持不变，关断电流仅为 300nA；在待机模式下，时钟保持工作，电流为 15uA，并且可以在最长 130uS 时间内开始数据的发射。

Si24R2 操作方式非常方便， 只需要微控制器（MCU）通过 SPI 接口对芯片少数几个寄存器配置即可以实现数据的发射通信。

Si24R2 具有非常低的系统应用成本，只需要一个 MCU 和少量外围无源器件即可以组成一个无线数据发射系统。数字 I/O 兼容 2.5V/3.3V/5V 等多种标准 I/O 电压，可以与各种 MCU 端口直接连接。

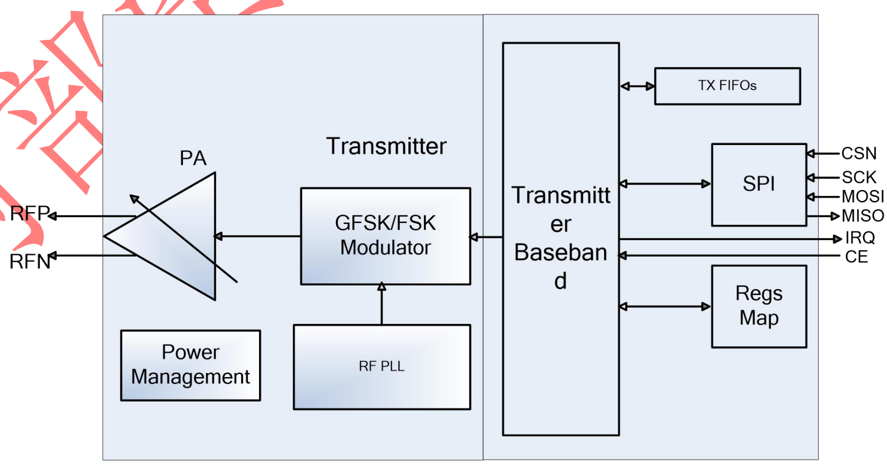


图 1-1 芯片结构框图

2 引脚信息

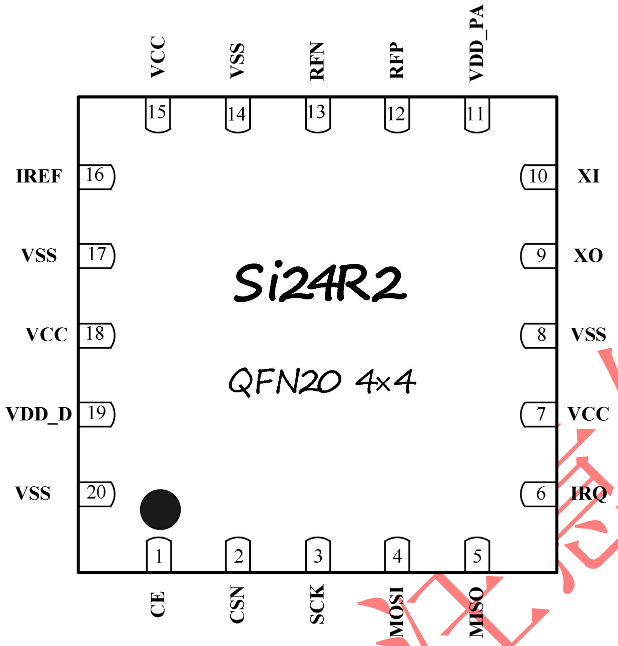


图 2-1 Si24R2 引脚信息图（QFN20 4×4 封装）

表 2.1 引脚功能描述

端口	端口名称	端口类型	功能描述
1	CE	DI	芯片开启信号，激活 RX 或 TX 模式
2	CSN	DI	SPI 片选信号
3	SCK	DI	SPI 时钟信号
4	MOSI	DI	SPI 输入信号
5	MISO	DO	SPI 输出信号
6	IRQ	DO	可屏蔽中断信号，低电平有效
7，15，18	VCC	Power	电源（+1.9～+3.6V，DC）
8，14，17，20	VSS	Power	地（0V）
9	XO	AO	晶体振荡器输出引脚
10	XI	AI	晶体振荡器输入引脚
11	VDD_PA	Power	给内置 PA 供电的电源输出引脚（+1.8 V）
12	RFP	RF	天线接口 1
13	RFN	RF	天线接口 2
16	IREF	AI	基准电流
19	VDD_D	PO	内部数字电路电源，须接去耦电容
	Die exposed	Power	地（0V），推荐与 PCB 大面积地相连

3 工作模式

3.1 状态转换图

Si24R2 芯片内部有状态机，控制着芯片在不同工作模式之间的转换。

Si24R2 可配置为 Shutdown、Standby、Idle-TX、TX 四种工作模式。状态转换图如图 3-1 所示。

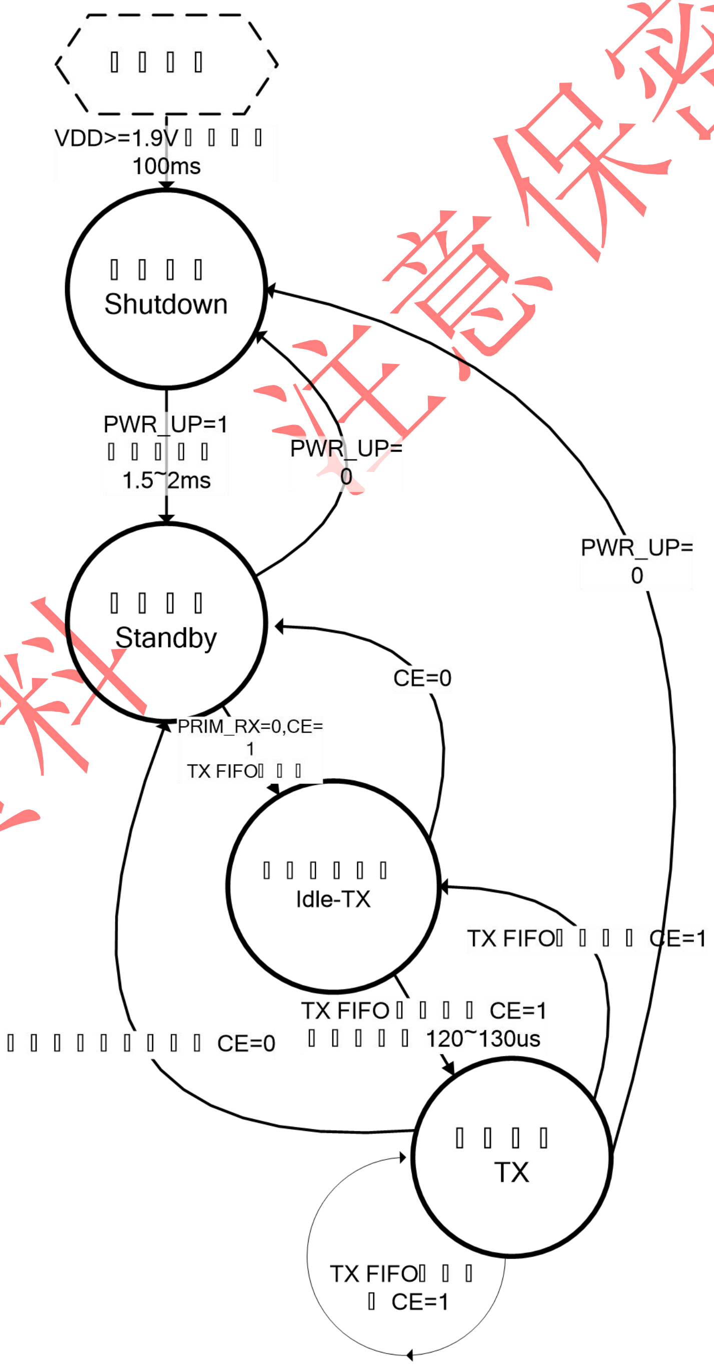


图 3-1 Si24R2 工作模式切换图

3.1.1 Shutdown 工作模式

在 Shutdown 工作模式下，Si24R2 所有发射功能模块关闭，芯片停止工作，消耗电流最小，但所有内部寄存器值和 FIFO 值保持不变，仍可通过 SPI 实现对寄存器的读写。设置 CONFIG 寄存器的 PWR_UP 位的值为 0，芯片立即返回到 Shutdown 工作模式。

3.1.2 Standby 工作模式

在 Standby 工作模式，只有晶体振荡器电路工作，保证了芯片在消耗较少电流的同时能够快速启动。设置 CONFIG 寄存器下的 PWR_UP 位的值为 1，芯片待时钟稳定后进入 Standby 模式。芯片的时钟稳定时间一般为 1.5~2ms，与晶振的性能有关。当引脚 CE=1 时，芯片将由 Standby 模式进入到 Idle-TX 模式，当 CE=0 时，芯片将由 Idle-TX、TX 模式返回到 Standby 模式。

3.1.3 Idle-TX 工作模式

在 Idle-TX 工作模式下，晶体振荡器电路及时钟电路工作。相比于 Standby 模式，芯片消耗更多的电流。当发送端 TX FIFO 寄存器为空，并且引脚 CE=1 时，芯片进入到 Idle-TX 模式。在该模式下，如果有新的数据包被送到 TX FIFO 中，芯片内部的电路将立即启动，切换到 TX 模式将数据包发送。

在 Standby 和 Idle-TX 工作模式下，所有内部寄存器值和 FIFO 值保持不变，仍可通过 SPI 实现对寄存器的读写。

3.1.4 TX 工作模式

当需要发送数据时，需要切换到 TX 工作模式。芯片进入到 TX 工作模式的条件为：TX FIFO 中有数据， CONFIG 寄存器的 PWR_UP 位的值为 1，PRIM_RX 位的值为 0，同时要求引脚 CE 上有一个至少持续 10us 的高脉冲。芯片不会直接由 Standby 模式直接切换到 TX 模式，而是先立即切换到 Idle-TX 模式，再由 Idle-TX 模式自动切换到 TX 模式。Idle-TX 模式切换到 TX 模式的时间为 120us~130us 之间，但不会超过 130us。单包数据发送完成后，如果 CE=1, 则由 TX FIFO 的状态来决定芯片所处的工作模式，当 TX FIFO 还有数据，芯片继续保持在 TX 工作模式，并发送下一包数据；当 TX FIFO 没有数据，芯片返回 Idle-TX 模式；如果 CE=0，立即返回 Standby 模式。数据发射完成后，芯片产生数据发射完成中断。

4 数据包处理协议

Si24R2 基于包通信，数据包格式与 Si24R1 相同。芯片内部集成基带处理引擎，可以不需要外部微控制器干预，自动实现数据包的处理。基带处理单元支持 1 到 32 字节动态数据长度，数据长度在数据包内。也可以采用固定数据长度，通过寄存器指定；基带处理单元完成数据的自动解包、打包。该处理单元内部有 3 级 FIFO，可以一次发射 3 包数据。

4.1 包格式

一个完整的数据包包括前导码、地址、包控制字、负载数据以及 CRC。如图 4-1 显示为一个完整的包。

前导码	地址	包控制字	负载数据	CRC

图 4-1 一个完整的数据包

前导码字段主要用于接收数据同步，发射时芯片自动附上，对用户透明。

地址字段为接收数据方地址，只有当该地址与芯片的地址寄存器中地址相同时才会接收。地址长度可以通过配置寄存器 AW 配置为 3、或 4、或 5 字节。

包控制字段长度为 9bit，结构如图 4-2。

数据包长度 6bit	PID 2bit	NO_ACK 1bit

图 4-2 包控制字段格式

数据包长度子字段指定数据包的长度，可以为 0 到 32 字节。

例如：000000 = 0byte(包为空)

100000 = 32 byte(数据包长度为 32 字节)

PID 子字段告知接收端这个包是一个新的包还是一个重发的包，可以防止接收端多次接收同一个包。发射方通过 SPI 写 FIFO，PID 的值自动累加。

单发射芯片不需要接收 ACK 信号，NO_ACK 子字段固定为 1，则表明发射方告知接收端不需要回 ACK 确认信号。负载数据字段为发射数据内容，可以最长 32 字节。

CRC 字段为包的 CRC 值，CRC 支持 8bit 和 16bit 两种，CRC 的长度通过 CONFIG 寄存器中的 CRCO 位配置。

数据包中应尽量避免出现长串的 0 或 1，否则会容易受到干扰，影响通讯质量。

4.2 通信模式

在 TX 模式下，发送端自动将前导码、地址、包控制字、负载数据、CRC 打包。通过

射频模块将信号调制通过天线发射。

4.2.1 NO ACK 模式

用 W_TX_PAYLOAD_NOACK 命令对发送方写 TX PAYLOAD 时，数据包中 NO_ACK 标志位置位，发送端发送完一包数据后，立即产生 TX_DS 中断，并且开始准备发送下一包数据。接收端接收到数据后判断 NO_ACK 标志置位，且数据有效，则产生 RX_DR 中断，此时一帧数据通信完成，不再回复 ACK 信号。

4.2.2 动态 PAYLOAD 长度与静态 PAYLOAD 长度

发送端通过配置 FEATURE 寄存器中的 EN_DPL 位与 DYNPD 寄存器中的 DPL_P0 位，进入动态负载长度模式，发送的数据包中包控制字段中前 6 位为要发送的数据长度。

接收端配置 FEATURE 寄存器中的 EN_DPL 位，并且开启 DYNPD 寄存器中相应管道的动态使能后，自动以数据包中包控制字中的数据长度来接收数据。因此每次接收到负载数据长度可以不同，并且可以通过 R_RX_PL_WID 命令来读出负载数据的长度。如果默认为静态负载长度，发送端每次传输的负载长度必须一致，且与接收方事先配置好的 RX_PW_Px 寄存器值相同。

4.3 兼容模式

Si4R2 可以提供另一种数据包格式，发出的包格式如下：

前导码	地址	负载数据	CRC

在兼容模式下，需要设置寄存器 EN_AA =0，该模式下不支持动态负载长度模式，设置 DPL_Px=0 及 EN_DPL=0。在兼容模式下，接收方需要设置 RX_PW_Px 为发送方发送的包长度值，且设置 DPL_Px=0 及 EN_DPL=0。另外，数据速率只能设置为 1Mbps 或 250kbps。

5 SPI 数据与控制接口

芯片采用标准的四线 SPI 接口，最高读写速度为 10Mb/S。外部微控制器可以通过 SPI 接口对芯片进行配置，包括读写功能寄存器、读写 FIFO、读芯片状态、清除中断等。

5.1 SPI 命令

SPI 命令参见表 6-1。CSN 从高电平翻转为低电平，SPI 接口开始工作。每一次 SPI 操作，MISO 输出的第一字节为状态寄存器的值，之后通过命令来确定是否输出值(不输出为高阻态)。命令格式中命令字按从 MSBit 到 LSBit 的顺序输入，数据格式中按从 LSByte 到 MSByte 的顺序，每字节中按从 MSBit 到 LSBit 的顺序输入。详细请参考 SPI 时序，图 6-1 及图 6-2。

表 6-1

Command name	Command word (binary)	# Data bytes	操作
R_REGISTER	000A AAAA	1 to 5 LSByte first	读寄存器命令，AAAAA表示寄存器地址（参考寄存器表）。
W_REGISTER	001A AAAA	1 to 5 LSByte first	写寄存器命令，AAAAA表示寄存器地址（参考寄存器表），只允许Shutdown、Standby、Idle-TX模式下操作。
FLUSH_TX	1110 0001	0	清空TX FIFO，适用于发射模式。
REUSE_TX_PL	1110 0011	0	适用于发送方，清空TX FIFO或对FIFO写入新的数据后不能使用该命令。
W_TX_PAYLOAD_NO ACK	1011 0000	1 to 32 LSByte first	适用于发射模式，使用这个命令同时需要将AUTOACK位置1。
NOP	1111 1111	0	无操作。可用于返回STATUS值。

5.2 SPI 时序

SPI 操作包括基本的读写操作以及其他的命令操作，时序上如图 5-1 及图 5-2。

注：只能在 Shutdown、Standby 和 Idle-TX 模式下才能对寄存器进行配置。

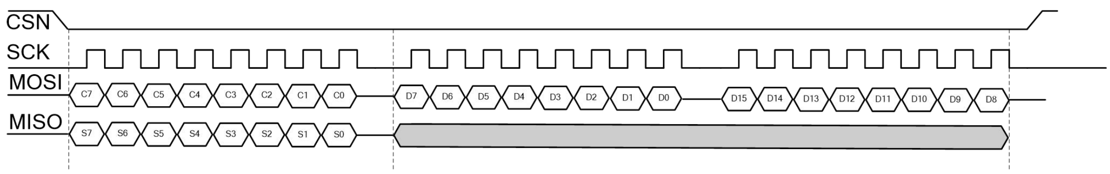


图 5-1 SPI 写操作

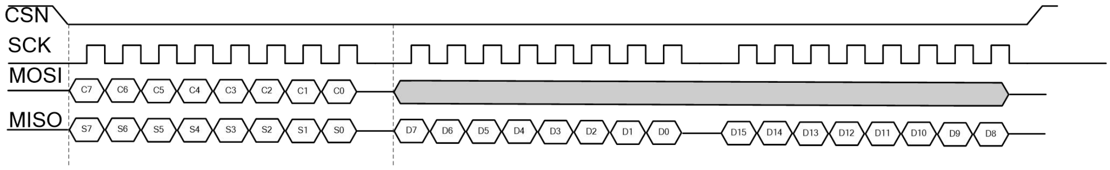


图 5-2 SPI 读操作

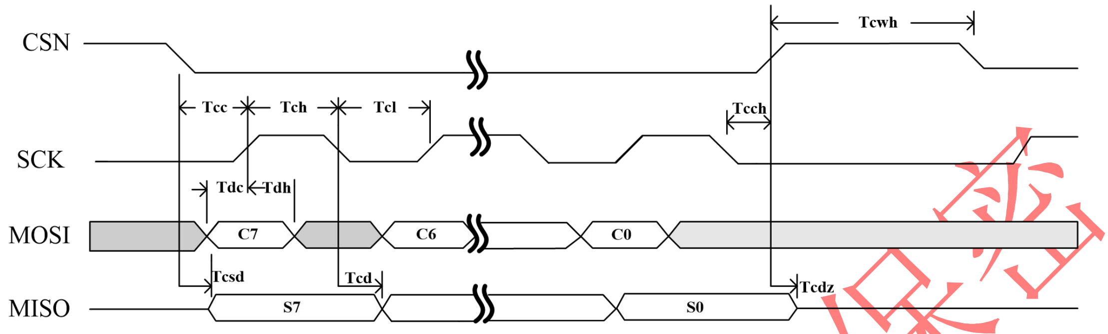


图 5-3 SPI 典型时序

表 5-1 为 SPI 典型时序参数。

表 5-1 SPI 时序参数

Symbol	Parameters	Min	Max	Units
Tdc	Data to SCK Setup	2		ns
Tdh	SCK to Data Hold	2		ns
Tcsd	CSN to Data Valid		42	ns
Tcd	SCK to Data Valid		58	ns
Tcl	SCK Low Time	40		ns
Tch	SCK High Time	40		ns
Fsck	SCK Frequency	0	10	MHz
Tr,Tf	SCK Rise and Fall		100	ns
Tcc	CSN to SCK Setup	2		ns
Tcch	SCK to CSN Hold	2		ns
Tcwh	CSN Inactive time	50		ns
Tcdz	CSN to Output High Z		42	ns

6 寄存器映射表

Address (Hex)	Mnemonic	Bit	Reset Value	Type	Description
00	CONFIG				配置寄存器
	Reserved	7	0	R/W	保留，0
	Reserved	6	0	R/W	保留，0
	MASK_TX_DS	5	0	R/W	发射中断屏蔽控制 0:发射中断使能，TX_DS中断标志在IRQ引脚上产生中断信号，低电平有效 1：发射中断关闭，TX_DS中断标志不影响IRQ引脚输出
	Reserved	4	0	R/W	保留，0
	EN_CRC	3	1	R/W	使能CRC。如果EN_AA不全为零时，EN_CRC必须为1。 0：关闭CRC 1：开启CRC
	CRCO	2	0	R/W	CRC长度配置， 0：1byte 1：2 bytes
	PWR_UP	1	0	R/W	关断/开机模式配置 0：关断模式 1：开机模式
	PRIM_RX	0	0	R/W	固定为0
01	EN_AA				
	7：6		Reserved	R	
	5:0		111111	R/W	NOACK时设置为全1 兼容模式下设置为全0
02	Reserved				
03	SETUP_AW				地址宽度配置
	Reserved	7:2	000000	R/W	保留，000000
	AW	1:0	11	R/W	发射方地址宽度 00：错误值

					01：3bytes 10：4bytes 11：5bytes
04	Reserved				
05	RF_CH				射频信道
	Reserved	7	0	R/W	保留，0
	RF_CH	6:0	0000010	R/W	设置芯片工作时的信道，分别对应第0~125个信道；信道间隔为1MHz，默认为02即2402MHz
06	RF_SETUP				射频配置
	CONT_WAVE	7	0	R/W	为’1’时，使能恒载波发射模式，用来测试发射功率
	Reserved	6	0	R/W	保留，0
	RF_DR_LOW	5	0	R/W	设置射频数据率为250kbps 、1Mbps或2Mbps，与RF_DR_HIGH共同控制
	PLL_LOCK	4	0	R/W	保留字，必须为0
	RF_DR_HIGH	3	1	R/W	设置射频数据率 [RF_DR_LOW, RF_DR_HIGH]: 00：1Mbps 01：2Mbps 10：250kbps 11：保留
	RF_PWR	2:0	110	R/W	设置TX发射功率 111: 7dBm 110: 4dBm 101: 3dBm 100: 1dBm 011: 0dBm 010:-4dBm 001:-6dBm 000:-12dBm
07	STATUS				状态寄存器(SPI操作的第一个字节，状态寄存器值通过MISO串行输出)。
	Reserved	7	0	R/W	保留,0
	Reserved	6	0	R/W	保留,0
	TX_DS	5	0	R/W	发射端发射完成中断位，如果是ACK模式，则收到ACK确认信号后TX_DS位置’1’，写’1’清除。
	Reserved	4:1	0	R/W	保留,0
	TX_FULL	0	0	R	TX FIFO满标志位。

08	Reserved				
09	Reserved				
0A	Reserved				
0B	Reserved				
0C	Reserved				
0D	Reserved				
0E	Reserved				
0F	Reserved				
10	TX_ADDR	39:0	0xE7E7E7E7E7	R/W	发射方的发射地址(LSByte最先写入)，如果发射放需要收ACK确认信号，则需要配置RX_ADDR_P0的值等于TX_ADDR，并使能ARQ。
11	Reserved				
12	Reserved				
13	Reserved				
14	Reserved				
15	Reserved				
16	Reserved				
17	FIFO_STATUS				FIFO状态
	Reserved	7	0	R/W	保留，0
	TX_REUSE	6	0	R	只用于发射端，FIFO数据重新利用 当用REUSE_TX_PL命令后，发射上次已成功发射的数据，通过W_TX_PAYLOAD或FLUSH TX命令关闭该功能
	TX_FULL	5	0	R	TX FIFO满标志 1：TX FIFO满 0：TX FIFO可写
	TX_EMPTY	4	1	R	TX FIFO空标志 1：TX FIFO为空 0：TX FIFO有数据

	Reserved	3:0	00	R/W	保留，0000
1C	DYNPD				使能动态负载长度
	Reserved	7:1	0000000		
	DPL_P0	0	0		1：使能动态负载长度
1D	FEATURE			R/W	特征寄存器
	Reserved	7:3	0	R/W	保留,00000
	EN_DPL	2	0	R/W	1:使能动态负载长度
	Reserved	1:0	0	R/W	保留,01

7 主要参数指标

7.1 极限参数

工作条件	最小值	最大值	单位
电源电压			
VDD	-0.3	3.6	V
VSS		0	V
输入电压			
VI	-0.3	5.25	V
输出电压			
VO	VSS to VDD	VSS to VDD	V
总功耗			
		100	mW
温度			
工作温度范围	-40	+85	℃
存储温度	-40	+125	℃
ESD 性能	HBM(Human Body Model): Class 1C		

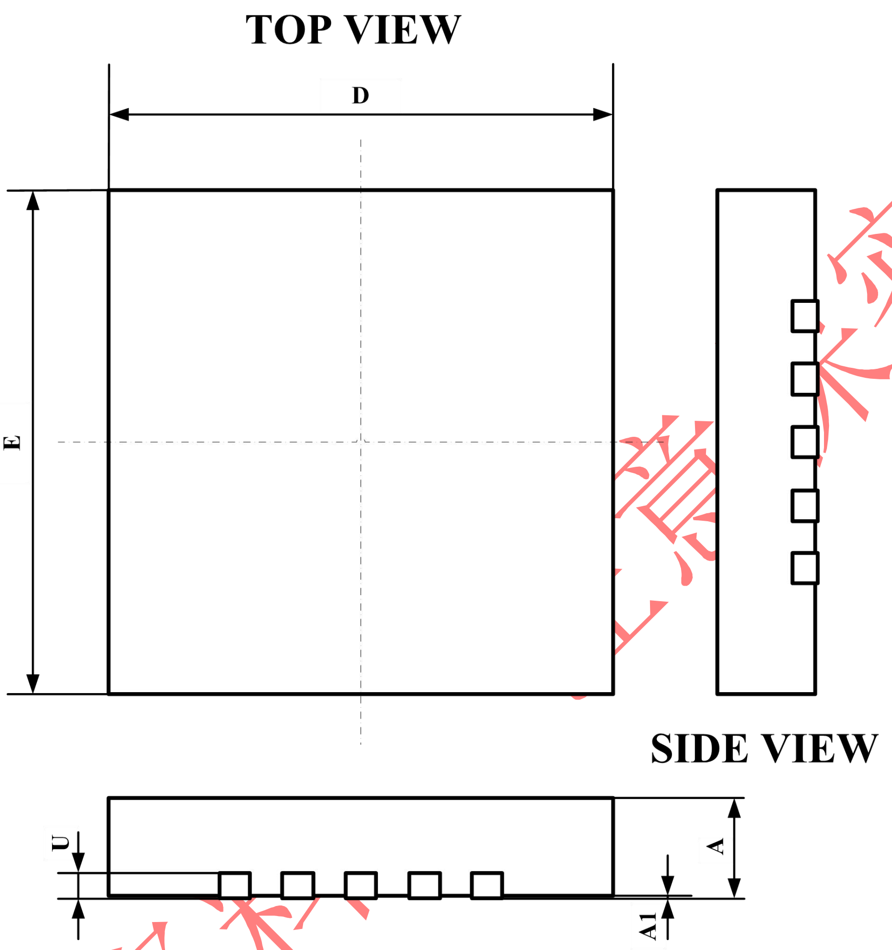
7.2 电气指标

条件：VDD=3V,VSS=0V TA=27℃,晶振 CL=12pF

符号	参数	最小值	典型值	最大值	单位	备注
OP 参数						
VDD	电源电压范围	1.9		3.6	V	
I_{SHD}	Shutdown 模式电流		0.3		μA	
I_{STB}	Standby 模式电流		15		μA	
I_{IDLE}	Idle-TX 模式电流		380		μA	
I_{TX}@7dBm	TX 模式电流 @7dBm		23		mA	
I_{TX}@4dBm	TX 模式电流 @4dBm		17		mA	
I_{TX}@0dBm	TX 模式电流 @0dBm		13.5		mA	
I_{TX}@-6dBm	TX 模式电流 @-6dBm		10		mA	
I_{TX}@-12dBm	TX 模式电流		8.5		mA	

	@-12dBm					
RF 参数						
F_{OP}	RF 频率范围	2400		2525	MHz	
F_{CH}	RF 信道间隔	1			MHz	2Mpbs时至少为 2MHz
ΔF_{MOD}(2Mbps)	调制频率偏移		±330		KHz	
ΔF_{MOD}(1M/250Kbps)	调制频率偏移		±175		KHz	
R_{GFSK}	数据速率	250		2000	Kbps	
TX 参数						
P_{RF}	RF 输出功率	-30		7	dBm	
P_{BW}@2Mbps	调制带宽		2.1		MHz	
P_{BW}@1Mbps	调制带宽		1.1		MHz	
P_{BW}@250Kbps	调制带宽		0.9		MHz	
P_{RF1}	1^{st} 邻道功率 2MHz			-20	dBm	
P_{RF2}	2^{nd} 邻道功率 4MHz			-46	dBm	
晶振参数						
F_{XO}	晶振频率		16		MHz	
ΔF	频偏		±60		ppm	
ESR	等效损耗电阻		100		Ω	

8 封装



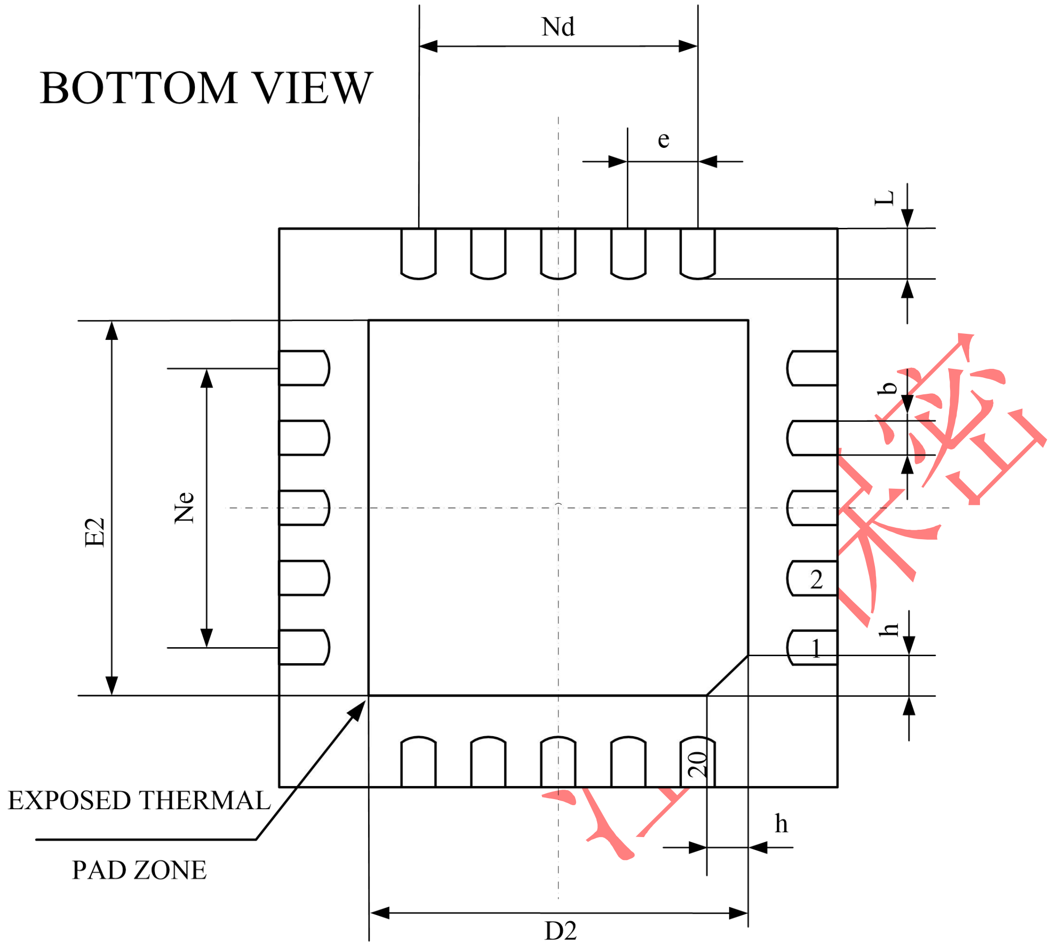


图 8-1 顶层图

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	—	0.02	0.05
b	0.18	0.25	0.30
D	3.90	4.00	4.10
D2	2.55	2.65	2.75
e	0.50BSC		
E2	2.55	2.65	2.75
E	3.90	4.00	4.10
Ne	2.00BSC		
Nd	2.00BSC		
L	0.35	0.40	0.45
h	0.30	0.35	0.40
U	0.20 REF.		
L/F 载体尺寸(mil)	114×114		

图 8-2 封装尺寸

9 典型应用原理图

9.1 典型应用原理图

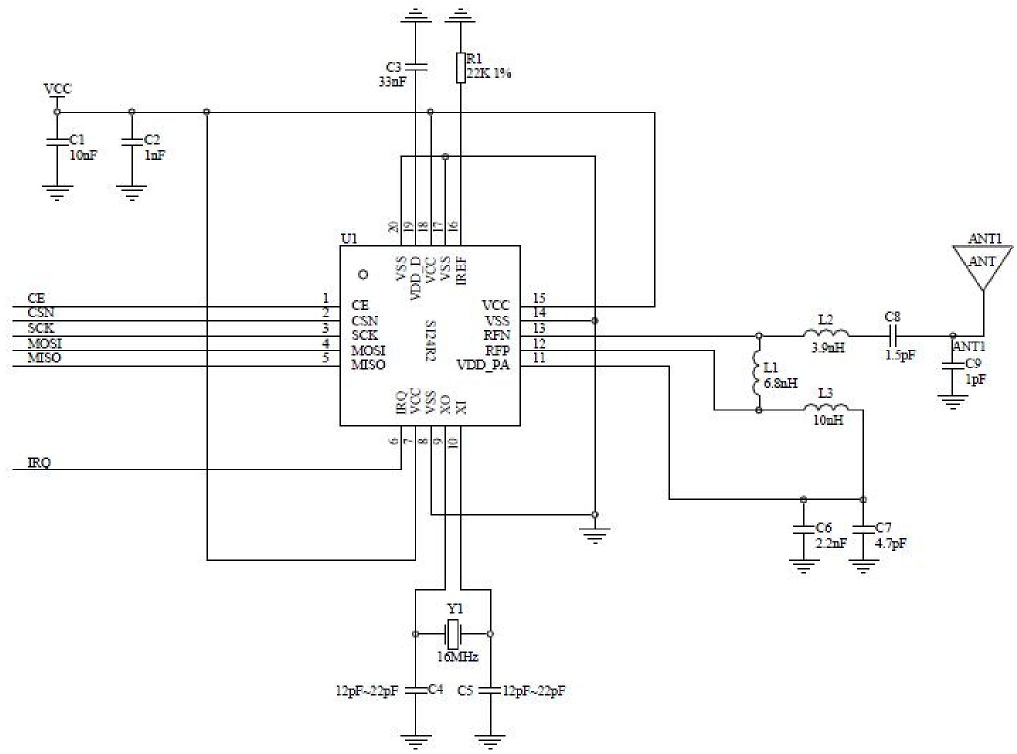


图 9-1 典型应用原理图

表 9-1 元器件 BOM 表

器件名称	数值	形式	描述
C1	10nF（100uF）*	0402	X7R, +/- 10%
C2	1nF	0402	X7R, +/- 10%
C3	33nF	0402	X7R, +/- 10%
C4	12~22pF	0402	NPO, +/- 2%
C5	12~22pF	0402	NPO, +/- 2%
C6	2.2nF	0402	X7R, +/- 10%
C7	4.7pF	0402	NPO, +/- 0.25pF
C8	1.5pF	0402	NPO, +/- 0.1pF
C9	1.0pF	0402	NPO, +/- 0.1pF
L1	6.8nH	0402	chip inductor, +/- 5%
L2	3.9nH	0402	chip inductor, +/- 5%
L3	10nH	0402	chip inductor, +/- 5%

R1	22KΩ	0402	+/- 1%
R2	Not mouted	0402	
Y1	16MHz		+/-60ppm, CL=12pF
U1		QFN20 04×04	

*当系统无法提供稳定电源电压时，例如采用纽扣电池供电，推荐系统采用 100uF 的电容，以稳定电源电压。同时需要注意电容不能有大的漏电流。

引脚 CE，CSN，SCK，MOSI，MISO，IRQ 为与 MCU 的接口，当 MCU 不操作 Si24R2 时，输出引脚 MISO 和 IRQ 悬空，输入引脚 CE，CSN，SCK，MOSI 必须通过 MCU 接口连接电源或地。

9.2 PCB 布线

下图所示 PCB 布线是上述电路典型原理图的 PCB 布线例子，这里的 PCB 板均为 FR-4 双面板，在顶层和底层各有一个敷铜面，顶层和底层的敷铜面通过大量过孔连接，而在天线的下面则没有铜面。芯片底部为地，为了保证更好的 RF 性能，推荐芯片底部 Die Exposed 与 PCB 大面积地相连。

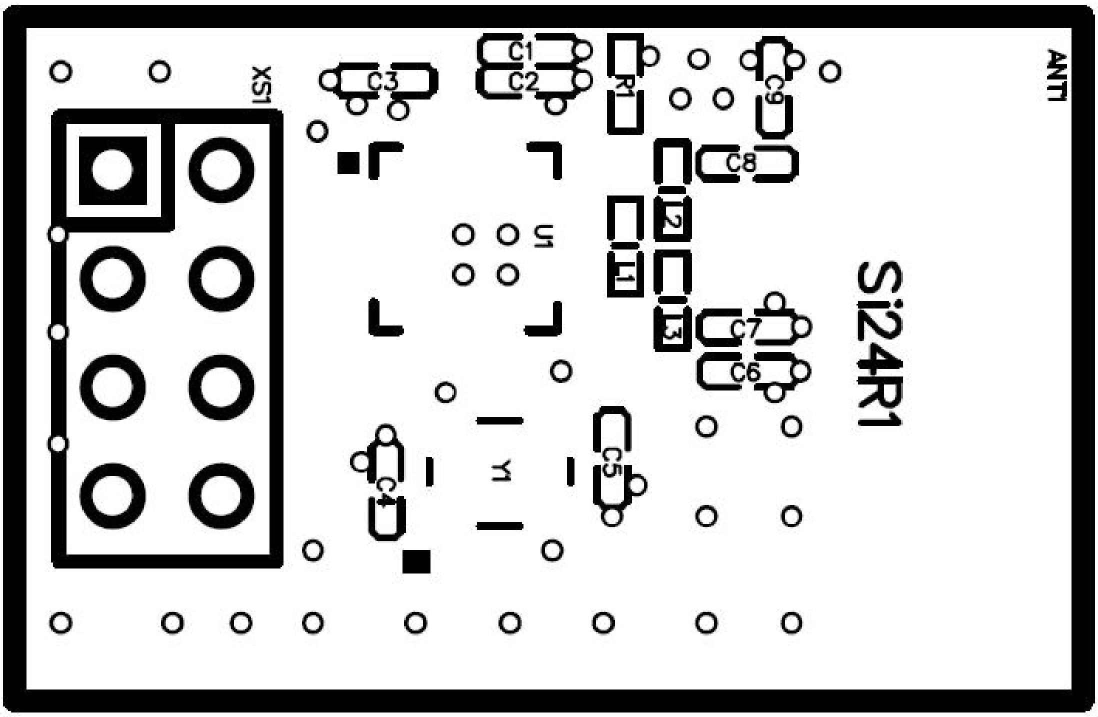


图 9-2 片上天线顶层丝印图（0402 元件）

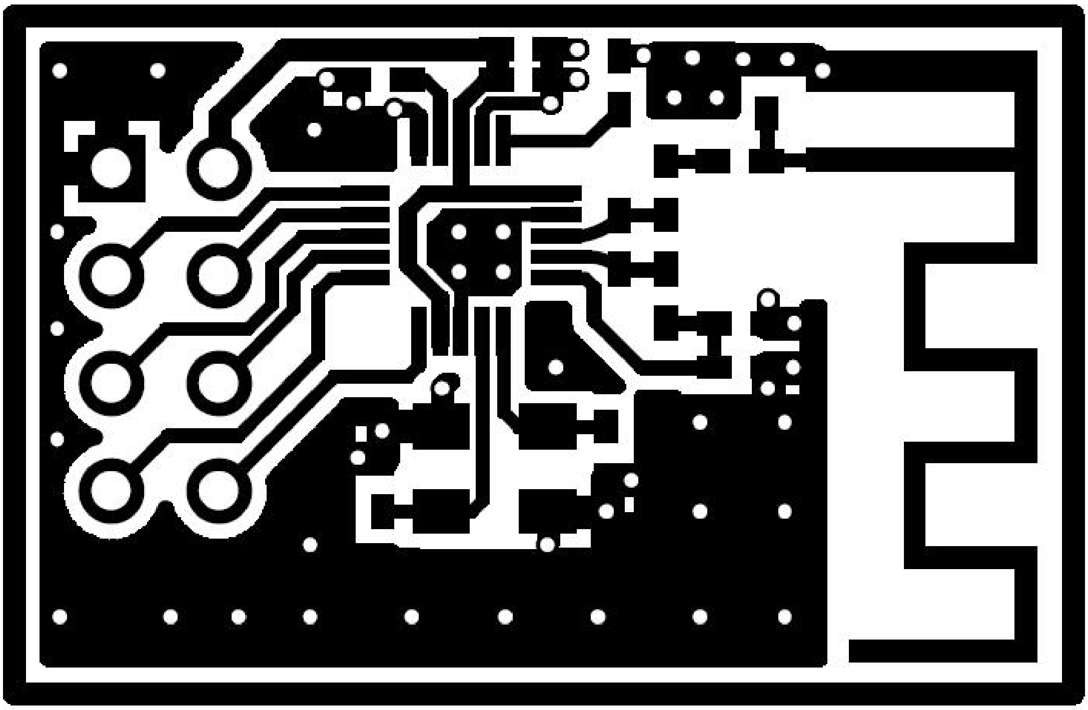


图 9-3 片上天线顶层布线图（0402 元件）

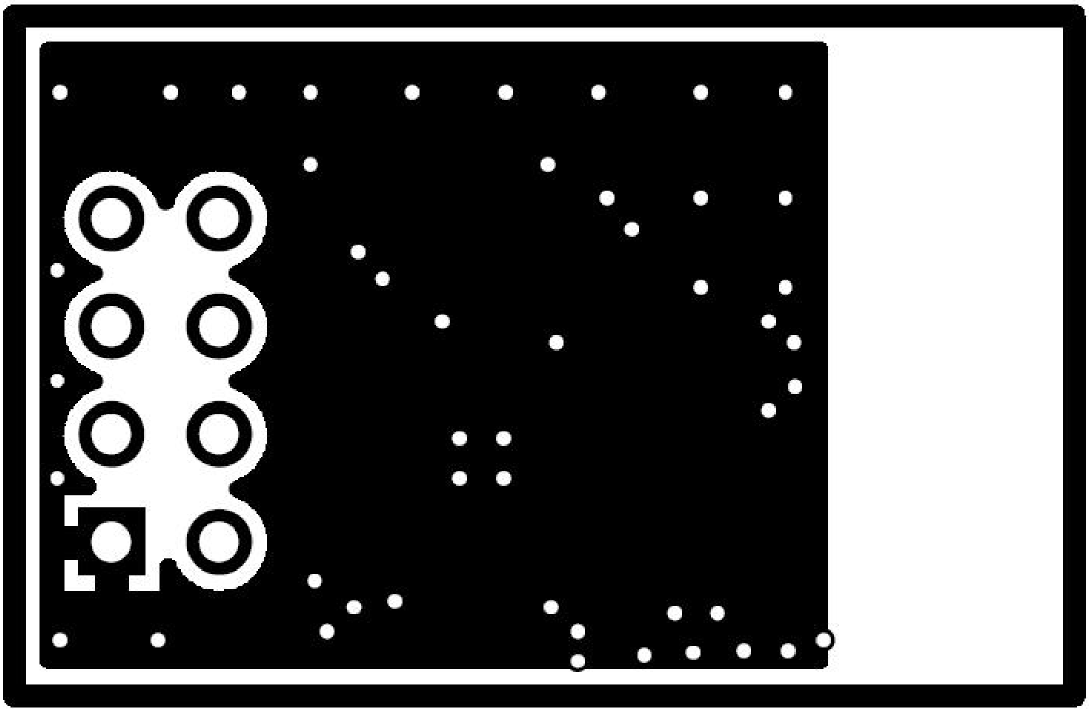


图 9-4 片上天线底层布线图

10 订单信息

封装标志

Si24R2 XXXXXXX

Si24R2: 芯片代码

AA: 封装工厂代码，为 HT、NJ 或 WA，也简写为 H、N 或 W

BB: 封装日期代码

CCC: 生产批次代码

表 10-1 订单信息表

订单代码	封装	包装	最小单位
SI24R2-Sample	4×4mm 20-pin QFN	Box/Tube	5
SI24R2-P	4×4mm 20-pin QFN	Tray	4K
SI24R2-P	4×4mm 20-pin QFN	Tape and reel	4K

11 技术支持与联系方式

深圳市动能世纪科技有限公司
官网：www.dnsj88.com
电话：0755-83134419
邮箱：DNSJ@DN-IC.COM
南山分部：深圳市南山区国际创新谷6栋B座1111

附： 典型配置方案

发射方配置(Si24R2)：

```
spi_write_buf( TX_ADDR, TX_ADDRESS, 5);          // 写入发送地址
spi_rw_reg( FEATURE, 0x01);      // 使能 W_TX_PAYLOAD_NOACK 命令
spi_write_buf(W_TX_PAYLOAD_NOACK, buf, TX_PLOAD_WIDTH);          // 写 FIFO
spi_rw_reg(SETUP_AW, 0x03);          // 5 byte Address width
spi_rw_reg( RF_CH, 0x40);         // 选择射频通道 0x40
spi_rw_reg(RF_SETUP, 0x08);         // 数据传输率 2Mbps
spi_rw_reg( CONFIG, 0x0e);       //配置为发射模式、CRC 为 2Bytes
CE = 1;
```

接收方配置（Si24R1）：

```
spi_write_buf( RX_ADDR_P0, TX_ADDRESS, 5);    // 接收地址
spi_rw_reg( EN_RXADDR, 0x01);       // 使能接收通道 0
spi_rw_reg( RF_CH, 0x40);              // 选择射频信道
spi_rw_reg( RX_PW_P0, TX_PLOAD_WIDTH);       //设置接收通道 0 负载数据宽度
spi_rw_reg( RF_SETUP, 0x08);                  // 数据传输率 2Mbps,-18dbm TX power
spi_rw_reg( CONFIG, 0x0f);         // 配置为接收方、CRC 为 2Bytes
CE = 1;
```